

PLASMA DISPLAY PANEL

Patent number: JP11238462
Publication date: 1999-08-31
Inventor: NAKAZAWA AKIRA
Applicant: FUJITSU LTD
Classification:
- international: H01J11/02; H01J11/00
- european:
Application number: JP19980038688 19980220
Priority number(s): JP19980038688 19980220

Abstract of JP11238462

PROBLEM TO BE SOLVED: To reduce the discharge starting voltage between main discharge electrodes by arranging an insular conductor on each of a pair of discharge electrodes through a dielectric layer, and generating a discharge between the insular conductors prior to the main discharge by the discharge electrode pair. **SOLUTION:** A pair of insular float electrodes 31 are formed on the transparent conductive film 41 of each sustain electrode through a dielectric layer 17, projection parts are provided on the opposed surfaces thereof, and a discharge is generated prior to the main discharge between the sustain electrodes to control the charges on the surface of the dielectric layer 17. A protecting film 18 is formed on the float electrodes 31 and the dielectric layer 17. When a voltage is applied to the sustain electrodes, charges are induced on the surface of the dielectric layer 17, and charge of the opposite polarity are induced on the dielectric layer 17 side of the float electrodes 31. Further, the opposite charges are induced on the opposite side of the float electrodes 31 and collected to the projection part along the electric field to form a high electric field near the projection part, so that discharge is easily caused. After the discharge is generated between the float electrodes 31, the main discharge is generated between the sustain electrodes.

Data supplied from the **esp@cenet** database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-238462

(43) 公開日 平成11年(1999) 8月31日

(51) Int.Cl.⁶

識別記号

F I

H 0 1 J 11/02

H 0 1 J 11/02

B

11/00

11/00

K

審査請求 未請求 請求項の数 3 O L (全 6 頁)

(21) 出願番号 特願平10-38688

(22) 出願日 平成10年(1998) 2月20日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72) 発明者 中澤 明

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(74) 代理人 弁理士 野河 信太郎

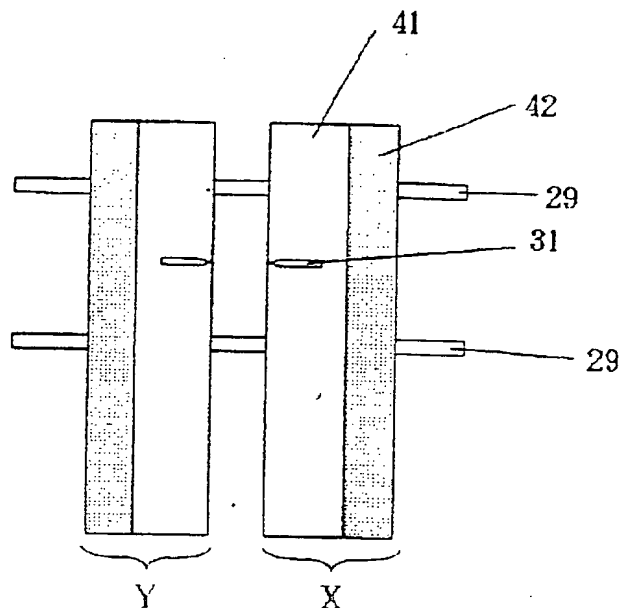
(54) 【発明の名称】 プラズマディスプレイパネル

(57) 【要約】

【課題】 プラズマディスプレイパネルに関し、放電電極上に誘電体層を介して導電体を配設して従来よりも低い電圧で放電が生じるようにする。

【解決手段】 一対の基板間に形成された放電空間に、主放電を発生させる一対の放電電極が配置されたプラズマディスプレイパネルの一対の放電電極上に、それぞれ誘電体層を介して島状の導電体を配置し、その島状の導電体どうし間で放電電極対による主放電に先行して放電が発生されるようにする。

サステイン電極の部分拡大平面図



【特許請求の範囲】

【請求項 1】 一対の基板間に形成された放電空間に、主放電を発生させる一対の放電電極が配置されたプラズマディスプレイパネルであって、前記一対の放電電極上にそれぞれ誘電体層を介して島状の導電体を配置し、その島状の導電体どうし間で前記放電電極対による主放電に先行して放電が発生されるようにしたことを特徴とするプラズマディスプレイパネル。

【請求項 2】 前記島状の導電体が、少なくとも 1 つの突起を持つ島状フロート電極からなり、この島状フロート電極は、その一部または全部が放電電極の垂直面上に位置することを特徴とする請求項 1 記載のプラズマディスプレイパネル。

【請求項 3】 前記放電電極が透明電極とバス電極からなり、前記島状の導電体がその透明電極上に設けられていることを特徴とする請求項 1 記載のプラズマディスプレイパネル。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、プラズマディスプレイパネル（PDP）に関し、さらに詳しくは、マトリクス表示方式のプラズマディスプレイパネルに関する。

【0002】

【従来の技術および発明が解決しようとする課題】PDP は視認性にすぐれ、高速表示が可能であり、しかも比較的大画面化の容易な薄型表示デバイスである。なかでも面放電型の PDP は、駆動電圧の印加に際して対となる表示電極を同一の基板上に配列した PDP であり、蛍光体によるカラー表示に適している。

【0003】従来のプラズマディスプレイパネルにおいては、表示のための主放電を発生させる電極は帯状（ストライプ状）であり、さらに電極上に AC 駆動のための電荷を蓄積する誘電体層を持つ構造であった。

【0004】しかしながら、この電極構造では、放電開始電圧が 200V 以上必要であり、また、隣接セルとのクロストークを防止するために、隣接セルまでの電極間の距離を放電電極間の距離よりも広く設定しなければならないので、発光効率が低下する原因になっていた。

【0005】なお、放電電極上に誘電体層を介して導電体を配設したものとしては、特開昭 59-93141 号公報に記載のような、主放電発生用の対向した電極対の交点の近傍位置に遊離導体を配設し、その遊離導体によって電極交点の主放電セルで発生した放電の広がりを規制して、発光輝度を増大させるようにしたものが知られている。

【0006】また、特開昭 59-94328 号公報に記載のような、主放電発生用電極対のうちの一方の放電電極上であつかう主放電セルの近傍位置に誘電体層を介して遊離導体からなる阻止電極を形成し、グロー放電の

隣接放電セルへの広がりを限定するようにしたものも知られている。

【0007】この発明は、このような事情を考慮してなされたもので、プラズマディスプレイパネルの放電電極上に誘電体層を介して導電体を配設し、それによって従来よりも低い電圧で放電が生じるようにしたプラズマディスプレイパネルを提供するものである。

【0008】

【課題を解決するための手段】この発明は、一対の基板間に形成された放電空間に、主放電を発生させる一対の放電電極が配置されたプラズマディスプレイパネルであって、前記一対の放電電極上にそれぞれ誘電体層を介して島状の導電体を配置し、その島状の導電体どうし間で前記放電電極対による主放電に先行して放電が発生されるようにしたことを特徴とするプラズマディスプレイパネルである。

【0009】この発明において、一対の放電電極はプラズマディスプレイパネルの放電空間に配置されていればよく、これらの放電電極は、対向配置あるいは同一平面上に配置された面配置のいずれの形態で配置されていてもよい。対向配置の場合には生ずる放電は対向放電であり、面配置の場合には生ずる放電は面放電である。この一対の放電電極の放電面に形成される誘電体層としては、低融点ガラスを適用することができる。

【0010】この発明において、島状の導電体は、放電電極上に誘電体層を介して形成されていればよく、誘電体層の層間、あるいは誘電体層の層上のいずれに形成されていてもよい。また、誘電体層と島状の導電体との上に保護膜が形成されていてもよい。この場合、導電体の劣化防止の観点からは、放電電極上に形成された低融点ガラス上にこの導電体を形成し、その上からさらに保護膜として MgO のような誘電体層を形成しておくことが望ましい。導電体は、Cu を材料として蒸着法により形成したり、ITO または NES 等の透明導電膜を蒸着してパターニングすることにより形成することができる。

【0011】この島状の導電体は、電界を集中させて放電電極間の放電を容易にするものであり、このため、島状の導電体には、電界の集中をさらに促進させるために、放電対向面に突起を形成しておくことが望ましい。この突起は、電界集中の程度により、1 つ、2 つ又は 3 つ等、任意の数だけ形成することができる。また、この島状の導電体は島状フロート電極として形成されることが望ましく、この島状フロート電極は、その一部または全部が放電電極の垂直面上（真上）に位置していればよい。島状フロート電極とは、いずれの配線にも接続されない孤立した導電体であることを意味する。

【0012】この島状の導電体は、放電電極が透明電極とバス電極からなる場合には、透明電極上に設けることが望ましい。なお、透明電極としては公知の ITO 膜あ

るいはNESA膜など適用することができ、バス電極としては公知のCr-Cu-Crなどを適用することができる。

【0013】

【発明の実施の形態】以下、図面に示す実施の形態に基づいてこの発明を詳述する。なお、これによってこの発明が限定されるものではない。

【0014】図1は本発明のPDPを備えたプラズマ表示装置の構成図である。プラズマ表示装置100は、マトリクス形式のカラー表示デバイスであるAC型のPDP1と、画面（スクリーン）SCを構成する縦横に並んだセルCを選択的に点灯させるための駆動ユニット80とから構成されており、壁掛け式テレビジョン受像機、コンピュータシステムのモニターなどとして利用される。

【0015】PDP1は、対をなす第1及び第2の主放電電極としてのサステイン電極X、Yが平行配置され、各セルCにおいてサステイン電極X、Yと第3の電極としてのアドレス電極Aとが交差する3電極面放電構造のPDPである。サステイン電極X、Yは画面の行方向（水平方向）に延び、一方のサステイン電極Yはアドレッシングに際して行単位にセルCを選択するためのスキャン電極として用いられる。アドレス電極Aは列方向（垂直方向）に延びており、列単位にセルCを選択するためのデータ電極として用いられる。サステイン電極群とアドレス電極群とが交差する領域が表示領域、すなわち画面SCである。

【0016】駆動ユニット80は、コントローラ81、フレームメモリ82、データ処理回路83、サブフィールドメモリ84、電源回路85、Xドライバ87、Yドライバ88、及びアドレスドライバ89を有している。駆動ユニット80には、TVチューナ、コンピュータなどの外部装置からR、G、Bの各色の輝度レベル（階調レベル）を示す画素単位のフィールドデータDFが各種の同期信号とともに入力される。

【0017】フィールドデータDFは、フレームメモリ82に一旦格納された後、データ処理回路83へ送られる。データ処理回路83は、フィールドを所定数のサブフィールドに分割して階調表示を行うためのデータ変換手段であり、フィールドデータDFに応じたサブフィールドデータDSFを出力する。サブフィールドデータDSFはサブフィールドメモリ84に格納される。サブフィールドデータDSFの各ビットの値は、サブフィールドにおけるセルの点灯の要否を示す情報、厳密にはアドレス放電の要否を示す情報である。

【0018】Xドライバ87はサステイン電極Xに駆動電圧を印加し、Yドライバ88はサステイン電極Yに駆動電圧を印加する。アドレスドライバ89はアドレス電極Aに駆動電圧を印加する。これらドライバには電源回路85から所定の電力が供給される。

【0019】図2はPDPの内部構造を示す斜視図である。PDP1では、前面側のガラス基板11の内面に、行L毎に一对ずつサステイン電極X、Yが配列されている。行Lは画面における水平方向のセル列である。サステイン電極X、Yは、それぞれがITOからなる透明導電膜41とCr-Cu-Crからなる金属膜（バス導体）42で形成され、低融点ガラスからなる厚さ30μm程度の誘電体層17で被覆されている。誘電体層17の表面にはマグネシア（MgO）からなる厚さ数千オングストロームの保護膜18が設けられている。アドレス電極Aは、背面側のガラス基板21の内面を覆う下地層22の上に配列されており、厚さ10μm程度の誘電体層24によって被覆されている。誘電体層24の上には、高さ150μmの平面視直線帯状の隔壁29が、各アドレス電極Aの間に1つつ設けられている。これらの隔壁29によって放電空間30が行方向にサブピクセル（単位発光領域）毎に区画され、且つ放電空間30の間隔寸法が規定されている。そして、アドレス電極Aの上方及び隔壁29の側面を含めて背面側の内面を被覆するように、カラー表示のためのR、G、Bの3色の蛍光体層28R、28G、28Bが設けられている。なお、隔壁形成に際しては、コントラストを高めるために頂上部を暗色に着色し、他の部分を白色に着色して可視光の反射率を高めるのが望ましい。着色は材料のガラスペーストに所定色の顔料を添加することにより行う。

【0020】放電空間30には主成分のネオンにキセノンを混合した放電ガスが充填されており（封入圧力は500 Torr）、蛍光体層28R、28G、28Bは放電時にキセノンが放つ紫外線によって局部的に励起されて発光する。表示の1ピクセル（画素）は行方向に並ぶ3個のサブピクセルで構成される。各サブピクセル内の構造体がセル（表示素子）Cである。隔壁29の配置パターンがストライプパターンであることから、放電空間30のうちの各列に対応した部分は全ての行Lに跨がって列方向に連続している。そのため、隣接する行Lどうしの電極間隙（逆スリットと呼称されている）の寸法は各行Lの面放電ギャップ（例えば80～140μmの範囲内の値）より十分に大きく、列方向の放電結合を防ぐことのできる値（例えば400～500μmの範囲内の値）に選定されている。なお、逆スリットには非発光の白っぽい蛍光体層を隠す目的で、ガラス基板11の外面側又は内面側に図示しない遮光膜が設けられる。

【0021】図3はサステイン電極の部分拡大平面図であり、図4はサステイン電極の形成状態を側面から見た説明図である。これらの図において、31は島状フロート電極である。この島状フロート電極31は、いずれの配線にも接続されない孤立した導電体であり、隔壁29で仕切られた放電空間内のサステイン電極X、Yを覆う誘電体層17上にCuを材料として蒸着法により形成したものである。そして、この島状フロート電極31と誘

電体層 17 の上に保護膜 18 が形成されている。したがって、保護膜 18 により、島状フロート電極 31 を放電時のイオン衝撃から保護することができる。

【0022】この島状フロート電極 31 は、島状フロート電極どうし間で放電を発生させる必要から一対形成し、それぞれの対向面には当該放電を容易にするために突起部を設けている。島状フロート電極 31 は、サステイン電極 X、Y の透明導電膜 41 上に誘電体層 17 を介して形成され、かつガス放電が発生する面に面している。

【0023】このように各サステイン電極の真上の誘電体層 17 面上に島状フロート電極 31 を形成して、サステイン電極間の主放電に先立って放電を発生させるとともに、それらの放電に伴って生じる誘電体層 17 の表面電荷を制御する。なお、島状フロート電極 31 は保護膜 18 上に形成するようにしてもよい。すなわち誘電体層 17 の全面に保護膜 18 を形成した後、その保護膜 18 上に島状フロート電極 31 を形成するようにしてもよい。その場合には、島状フロート電極 31 により放電特性を直接制御することができる。

【0024】サステイン電極 X、Y に電圧が印加されると、誘電体層 17 の表面に電荷が誘起される。島状フロート電極 31 の誘電体層 17 側には反対極性の電荷が誘起されるが、島状フロート電極 31 の反対側（ガス空間側）にはさらに反対の電荷が誘起され、この電荷は島状フロート電極 31 中を自由に移動できるので、電界に沿って突起部に集中する。したがって、突起部近傍が高電界になり、ガス放電が生じやすくなる。かくして島状フロート電極 31 間に放電が発生した後、サステイン電極 X、Y 間に本来の表示用放電（主放電）が発生する。

【0025】図 5 および図 6 は島状フロート電極の他の構成例を示す説明図であり、図 5 は図 3 対応図、図 6 は図 4 対応図である。これらの図に示すように、本例においては、島状フロート電極 31 は放電側に同形状の 3 つの突起部を形成した構造となっている。この突起部は 2 つまたは 4 つ以上形成してもよい。この構造は、突起状の島状フロート電極 31 を並列に 3 つ設け、その 3 つの島状フロート電極 31 を導電体で接続した構造と言い換えることができ、このように島状フロート電極 31 を複数個設けることにより、電荷密度を分散させることができる。

【0026】また、島状フロート電極 31 の放電側（対をなす島状フロート電極の対向する面）と非放電側（隣接する電極対と対向する面）との曲率を変え、放電側の曲率を非放電側の曲率よりも小さくすることにより、放電側では放電が起こり易く、非放電側では放電が起こり難くする構成としている。この島状フロート電極 31 は、誘電体層 17 の上に ITO を蒸着してパターンニング

することにより形成している。

【0027】本例においては、複数の突起部は電氣的に接続されており、また島状フロート電極 31 同士は同電位であるので、各突起部からの放電のタイミングは同じになり、複数箇所でも同時に放電を発生することができる。

【0028】また、島状フロート電極 31 が透明な ITO 膜であるため、背面側基板に配置した蛍光体からの発光が妨げられることがない。

10 【0029】このようにして、プラズマディスプレイパネルの放電空間に配置された主放電用電極上に、それぞれ誘電体層を介して島状フロート電極を設けることにより、固体表面上の電荷密度を部分的に上げることができ、主放電用電極での放電開始電圧を従来よりも低くすることができるので、これにより駆動回路のコストを下げることができる。また、クロストークには影響を与えないので、隣接電極間を狭く、放電電極間を広くして、発光面積を広くすることができ、これにより発光効率を向上させることができる。

20 【0030】

【発明の効果】この発明によれば、プラズマディスプレイパネルの放電空間に配置された主放電用電極上に、それぞれ誘電体層を介して導電体を設けて、それら導電体間に主放電用電極よりも先行して放電を発生させるようにしたので、主放電用電極間の放電開始電圧を従来よりも低くすることができる。

【図面の簡単な説明】

【図 1】本発明の PDP を備えたプラズマ表示装置の構成図である。

30 【図 2】PDP の内部構造を示す斜視図である。

【図 3】サステイン電極（主放電用電極）の部分拡大平面図である。

【図 4】サステイン電極の形成状態を側面から見た説明図である。

【図 5】島状フロート電極の他の構成例を示す図 3 対応図である。

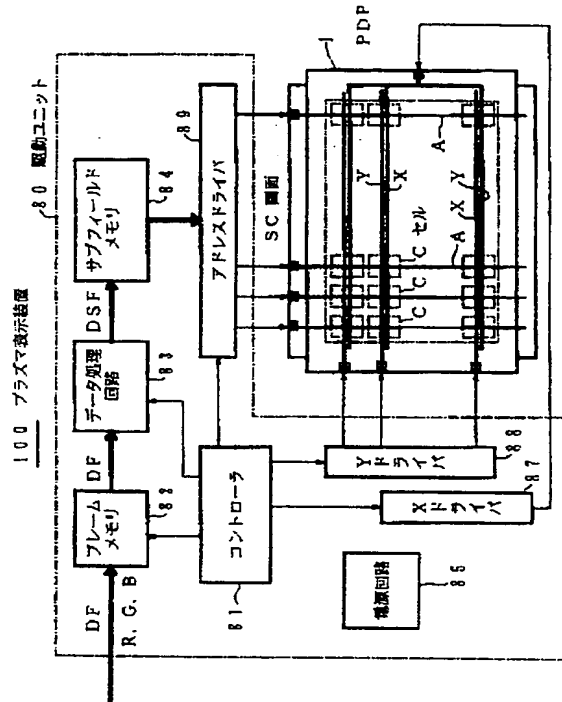
【図 6】島状フロート電極の他の構成例を示す図 4 対応図である。

【符号の説明】

- 40 11 前面側のガラス基板
17 誘電体層
18 保護膜
29 隔壁
41 透明導電膜
42 金属膜
31 島状フロート電極
X、Y サステイン電極（主放電用電極）

【図1】

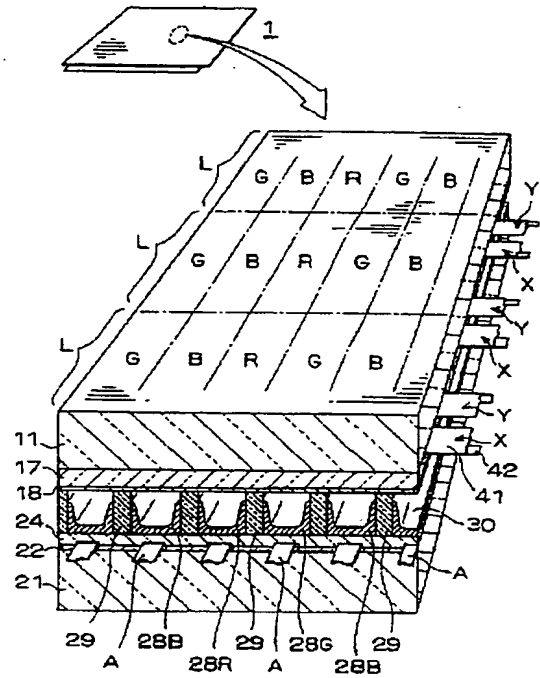
本発明のPDPを備えたプラズマ表示装置の構成図



【図3】

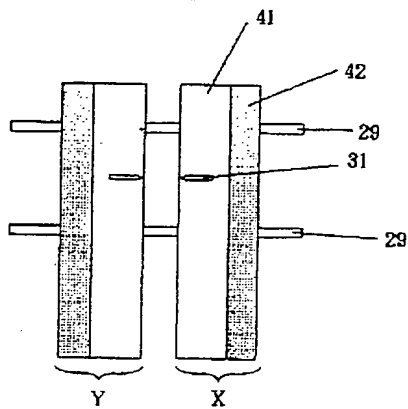
【図2】

PDPの内部構造を示す斜視図



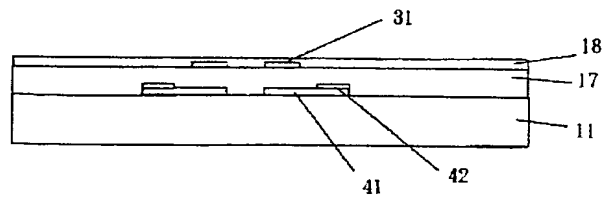
【図4】

サステイン電極の部分拡大平面図

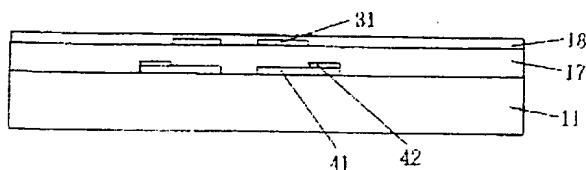


【図6】

サステイン電極の形成状態を側面から見た説明図



島状フロート電極の他の構成例を示す図4対応図



BEST AVAILABLE COPY

【図 5】

島状フロート電極の他の構成例を示す図 3 対応図

